

3-5-99

Protocol
nº 244
Física

la pila de volta

EPOCA 1a ANY 3 NUMERO 9 FEBRER 88

Analitzadors lògics II

Sig: CC 4

Registre: 60187
CRP del Segrià



ANALITZADORS LOGICS

-II-



Generalitat de Catalunya
Departament d'Ensenyament
Direcció General d'Ordenació
i Innovació Educativa

CENTRE DE DOCUMENTACIÓ I EXPERIMENTACIÓ
DE DIDÀCTIQUES TECNOLÒGIQUES

LA INFORMACIO QUE S'INCLOU DINS D'AQUEST EXEMPLAR DE "LA PILA DE VOLTA" ES LA CONTINUACIO DE LA PUBLICADA EN EL NUMERO 3.

HA ESTAT REALITZADA EN BASE ALS DOCUMENTS SUARA ESMENTATS I CEDITES PER TEKTRONIX:

- *CONCEPTOS DE ANALIZADORES LOGICOS
- *SEMINARIO DE ANALIZADORES LOGICOS

NOVETATS BIBLIOTECA

La biblioteca del CDEDT ha incorporat els llibres indicats, donats per SIEMENS:

- *CONSTITUCION Y FUNCIONAMIENTO DE LAS PILAS DE COMBUSTIBLE
- *CURVAS CARACTERISTICAS DE LOS DIODOS
- *FUNCIONAMIENTO DEL DIODO SEMICONDUCTOR
- *FUNDAMENTO DE LOS SEMICONDUCTORES
- *CORRIENTE ALTERNA
- *INTRODUCCION AL GALVANISMO
- *PILAS SECAS
- *ELEMENTOS GALVANICOS SECUNDARIOS
- *CONSTITUCION DE LA MATERIA
- *COMPONENTES ELECTRONICOS
- *TABLAS TECNICAS

JORNADA TECNICA

EL PROPER DIMARTS 16 DE FEBRER I EN COL.LABORACIO AMB INSTRUMENTS PROMAX I L'I.C.E UPC ES REALITZARA AL CDEDT UNA JORNADA TECNICA AMB EL TEMA:

IMPACTE PRESENT I FUTUR DE LES TELECOMUNICACIONS

Els nous serveis de telecomunicacions
Impacte dels nous serveis
La formacio dels nous professionals

MES INFORMACIO: CDEDT (93) 331 96 50

I N D E X : ANALITZADORS LOGICS II

2. DESCRIPCIO GENERAL

2.1. Circuits d'adquisició.

2.2. Adquisició de dades.

Comparador

Terminal de la sonda

Dades síncrones

Adquisició asíncrona de dades.

Qualificador de rellotge.

Registre digital de captura

2.2.1. Sistema de disparada

Disparada.

Identificació de paraula.

Identificació síncrona de paraula.

Identificació asíncrona de paraula.

Qualificador de paraula.

Fitre d'identificació de paraula.

Identificació de Rang

Retardament digital.

2.3. Circuits de memòria.



ANALITZADORS LOGICS II2. DESCRIPCIO GENERAL

En general podem considerar que un analitzador lògic està constituït per tres elements principals:

- a) circuits d'adquisició o entrada,
- b) circuit de memòria i selecció,
- c) circuits de formatat i presentació.

2.1. CIRCUITS D'ADQUISICIO

Els circuits d'entrada de l'analitzador lògic, inclouen un gran nombre de canals, normalment agrupats en diferents sondes, amb circuits especials per a presentar una alta impedància al senyal i no modificar les seves característiques, ni carregar el circuit que es desitja provar.

Aquests circuits acostumen a incloure algun mitjà per fixar el nivell del llindar, per sobre del qual, el senyal és considerat com a vertader o de nivell 1, i per sota del qual es considera fals o de nivell 0.

Aquests circuits adquireixen la informació present en els canals d'entrada tot coincidint amb una transició del senyal d'exploració o rellotge.

Els circuits que fan servir lògica connexionada, constituïda per portes lògiques (i biestables), així com els circuits d'interfase entre un ordinador i els seus perifèrics, moltes vegades, presenten senyals que canvien d'estat en qualsevol moment, sense coincidir amb una transició d'un rellotge determinat.

S'anomenen senyals asíncrones i per a la seva adquisició s'empra un rellotge subministrat pel propi analitzador lògic.

Els circuits que fan servir un processador en els quals la lògica d'actuació depèn d'una seqüència d'instruccions, presenten senyals que canvien d'estat coincidint amb la transició d'un senyal del rellotge. Es per aquest fet que s'anomenen senyals sincrònics. Per la seva adquisició s'empra un rellotge subministrat pel propi circuit.

En aquests dos tipus de circuits hi poden aparèixer senyals paràsits normalment d'una curta durada (anomenats "glitches" en anglès), que poden actuar sobre els circuits, produint un funcionament anòmal. Els circuits d'entrada de l'analitzador lògic solen incloure uns elements detectors de paràsits que permeten la seva identificació.

2.2. ADQUISICIO DE DADES

En aquest punt s'expliquen els mètodes de què disposa l'analitzador lògic per emmagatzemar les dades en memòria. Després d'emmagatzemar les dades, l'analitzador les prepara per poder formatar-les segons el tipus de presentació seleccionat per l'usuari.

Comparador

La figura 1 mostra el diagrama de blocs d'un analitzador lògic. Les sondes dels diferents canals en paral·lel es connecten als comparadors. La sortida d'un comparador d'umbral simple és un nivell alt si l'entrada supera en 100 mV o més l'umbral triat per l'usuari, i és un nivell baix si l'entrada és inferior en 100 mV o més al dit umbral. Aquests nivells són els que s'emmagatzemen en memòria però no representen la tensió real del senyal d'entrada.

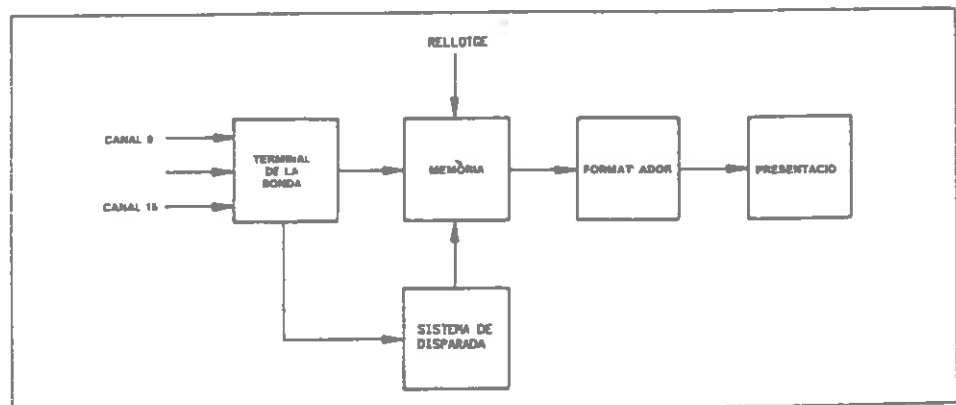


Figura 1. Diagrama de blocs d'un analitzador lògic de propòsit general.

Terminal de la sonda

Els comparadors dels canals d'entrada poden estar situats a l'interior de l'analitzador lògic però també poden estar en els terminals de les sondes corresponents, és a dir, fora de l'analitzador. Independentment de la posició dels dits comparadors, és preferible d'emprar terminals de sonda, ja que amb ells es redueix el nombre de connexions que cal efectuar (quan s'empren sondes individuals, el nombre de connexions és més gran).

Dades síncrones

El moment en què s'obté un nivell alt o un nivell baix i s'emmagatzema en memòria està determinat per un rellotge. L'usuari de l'analitzador lògic pot fer servir un rellotge extern sincron amb el sistema que es vol provar. Aquest mètode s'anomena adquisició síncrona de dades. El rellotge usat és part del sistema que es vol provar i indica al sistema (o a certes etapes del sistema) quan són vàlides les dades. El sistema que es vol provar pot tenir algunes etapes asíncrones respecte al rellotge extern.

Adquisició asíncrona de dades

Es pot donar el cas que el sistema que es vol provar sigui totalment asíncron, sense cap rellotge. Degut a aquest fet, molts analitzadors de propòsit general tenen un rellotge intern que fan servir per adquirir les dades en aquest tipus de sistemes. Aquest mètode rep el nom d'"adquisició asíncrona de dades". Si tot o part del sistema que es vol provar és asíncron, el rellotge intern de l'analitzador lògic indica quan s'han d'adquirir les dades. L'interval de temps entre cada adquisició de dades és un paràmetre que el mateix usuari pot seleccionar.

Qualificador de rellotge

Tot sovint, alguns dels busos del sistema que es vol provar no només tenen dades d'interès sinó que també tenen dades del tot irrellevants. O bé, l'usuari de l'analitzador pot estar interessat només en les dades que hi hagi en un bus durant el cicle de lectura, però no pas en els que estiguin presents durant el cicle d'escriptura; o tal vegada desitja la situació inversa: adquirir les dades durant el cicle d'escriptura però no pas durant el cicle de lectura. El sistema que es vulgui provar sempre posseeix una o més línies de control que indiquen quan s'estarà efectuant un cicle de lectura, un cicle d'escriptura, etc..

Un analitzador lògic amb qualificador de rellotge pot "portejar" (és a dir, aplicar a una porta lògica) el senyal del rellotge síncron extern amb el senyal de la línia de control seleccionada. A la figura 2 tenim un exemple realitzat amb un 8080A.

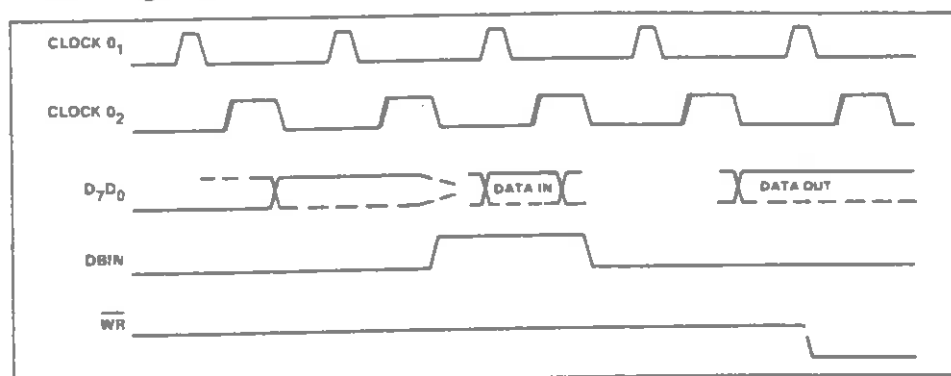


Figura 2. Diagrama de temps d'un microprocessador 8080.

Observeu-hi que la línia DBIN del microprocessador està a alt nivell quan existeixen dades d'entrada al bus de dades (D7-D0). Si la línia del qualificador de rellotge de l'analitzador lògic es connecta al pin DBIN del microprocessador, el rellotge síncron extern només afecta l'analitzador quan DBIN està a nivell alt. D'aquesta manera, l'analitzador mai no adquireix les dades de sortida, que no interessin.



Amb això s'aconsegueix que les dades que no siguin d'interès no apareguin a la presentació, tot estalviant espai de la memòria de l'analitzador lògic.

Noteu a la figura 3 el funcionament del qualificador de rellotge.

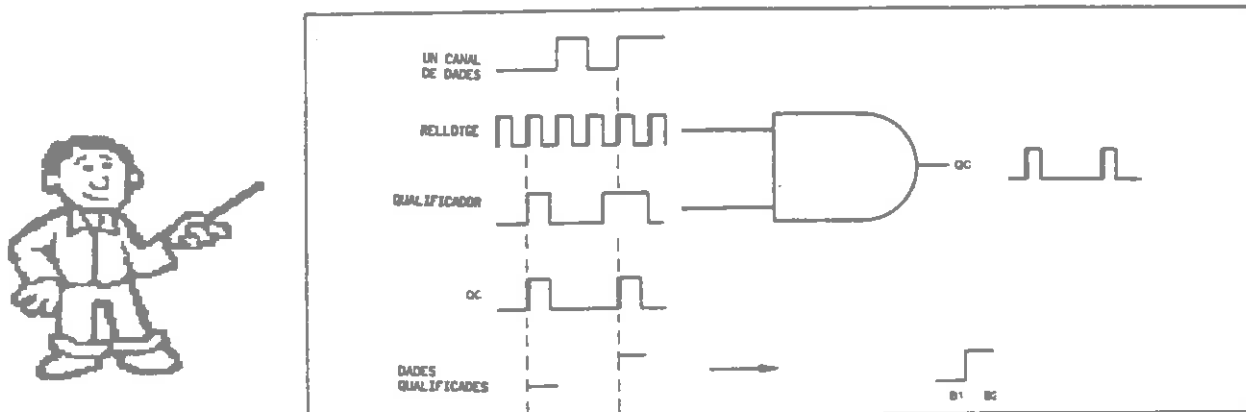


Figura 3. Qualificador de rellotge.

Registre digital de captura

La funció d'un registre digital de captura, o dispositiu de captura de "glitxes", és simplement capturar aquells impulsos molt estrets que normalment un analitzador lògic no pot adquirir per ell mateix. A la figura 4 tenim el funcionament bàsic d'un dispositiu d'aquesta mena.

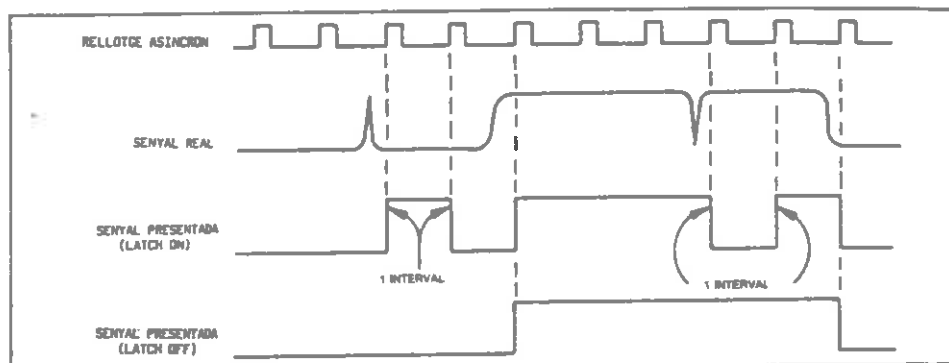


Figura 4. Registre de captura de glitxes de primer ordre.

Els impulsos positius i negatius del senyal real no coincideixen amb el costat del rellotge. El registre digital de captura (digital latch) estira aquests impulsos durant un cicle de rellotge talment que l'impuls es pot emmagatzemar en la memòria de l'analitzador lògic.



No obstant això, la característica de captura no és equivalent a reduir l'interval de mostreig (fins a fer-lo més petit que l'impuls) del rellotge intern de l'analitzador. Tal com es pot veure a la figura 5, si l'impuls estret (o glitx) està pròxim a d'altres dades, pot passar que l'analitzador no el detecti.

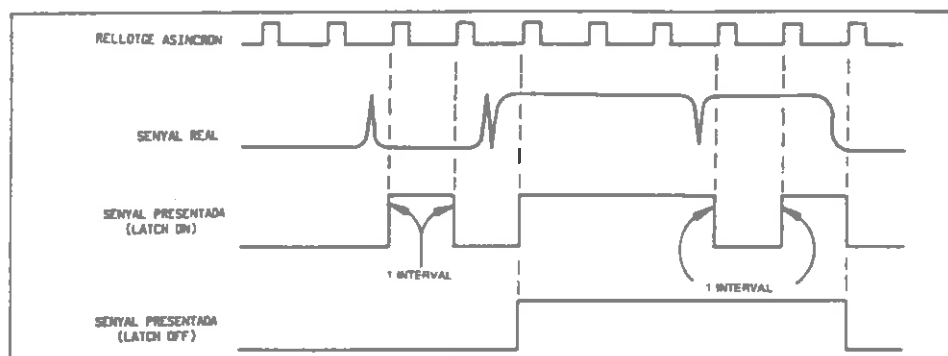


Figura 5. El registre de captura de primer ordre perd els glitxes massa a prop de les dades reals.

Aquest procediment de captura de glitxes s'anomena captura de glitxes de "primer ordre". Hi ha un altre procediment, la captura de glitxes "de segon ordre" que estalvia aquest problema ja que busca més d'una transició durant l'interval de rellotge (vegeu la figura 5).

Els glitxes a la vora de les dades reals, totes dins d'un mateix interval de rellotge, fan que els circuits de captura de segon ordre hagin de detectar tres transicions. Quan no existeixen glitxes només es produeix una transició que correspon a les dades reals. L'estat de les glitxes (és a dir, si n'hi ha o no n'hi ha) s'emmagatzema en una memòria de glitxes i es pot mostrar a la presentació si calgués.



2.2.1. SISTEMA DE DISPARADA

Disparada

En els oscil·loscopis amb memòria, el fet de la disparada inicia l'exploració i, per tant, el procés d'adquisició de dades. En els analitzadors lògics, el moment de la disparada atura el procés d'adquisició de dades.

Amb tot, els analitzadors lògics també poden aturar el procés d'adquisició de dades un cert nombre de cicles de rellotge després que s'hagi produït la disparada, la qual cosa és útil quan es vol adquirir les dades posteriors a la disparada. L'aturada immediata o gairebé immediata del procés d'adquisició permet d'observar a l'usuari les dades anteriors a la disparada (mode predisparada).

Identificació de paraula

Una disparada es pot efectuar simplement amb el costat de pujada o amb el costat de baixada d'un senyal d'entrada, tal com s'esdevé freqüentment en els oscil·loscops. Tot i així, una disparada més útil és la que es produeix quan s'escau una certa combinació de fets.

Per exemple, una disparada que es produïx per una determinada combinació de nivells alts i baixos de totes les línies del bus de direccions d'un ordinador. Un identificador de paraula és un circuit que genera una disparada quan la combinació de nivells alts i baixos dels senyals aplicats a la seva entrada coincideix amb una configuració preestablerta.

En l'exemple del bus de direccions d'un ordinador, l'identificador de paraula podria aturar l'adquisició de dades i presentar en pantalla les dades obtingudes quan l'ordinador trobés una determinada direcció significativa.

A la figura 6 tenim el diagrama lògic d'un identificador de paraula. Tal com s'hi pot apreciar, un identificador de paraula és equivalent a una multiporta AND, amb entrades actives a nivell baix en aquells canals en què l'usuari vulgui que coincideixin amb entrades a nivell baix.

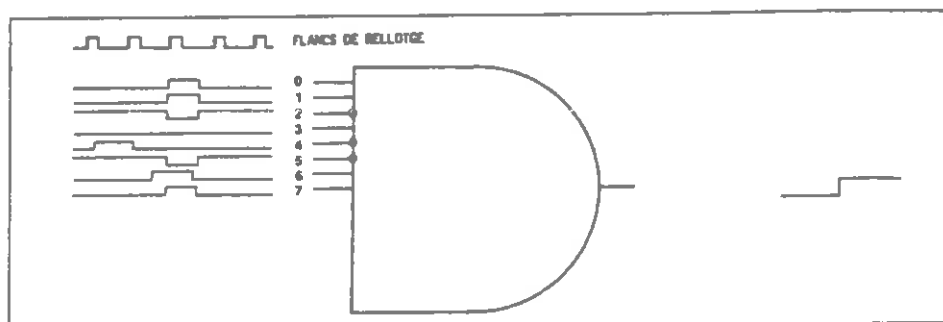


Figura 6. Identificació asíncrona de paraules.

Identificació sincrona de paraula

Es podria donar el cas que la combinació correcta de nivells alts i baixos de l'entrada a un identificador de paraula (l'entrada pot ser un bus de direccions o qualsevol altre element de diverses línies) es produís, casualment, entre els flancs del rellotge.

Si el rellotge del sistema que es vol provar ignora tota activitat que es produeixi entre els flancs del rellotge, és força més que probable que l'usuari de l'analitzador lògic vulgui que la identificació es produeixi només en els flancs del rellotge. En afegir una etapa a la porta AND, tal com es pot veure a la figura 7, podem evitar aquest problema i identificar de manera sincrona la paraula o paraules desitjades.

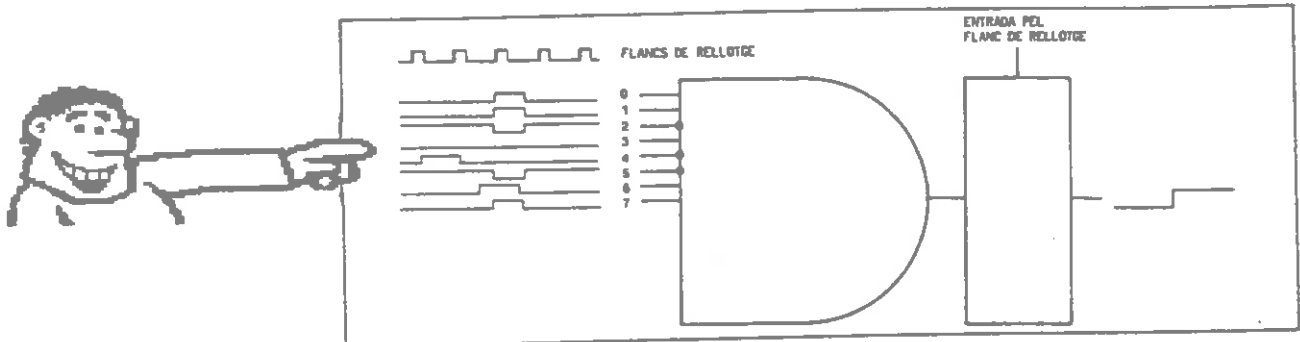


Figura 7. Identificació sincrona de paraula.

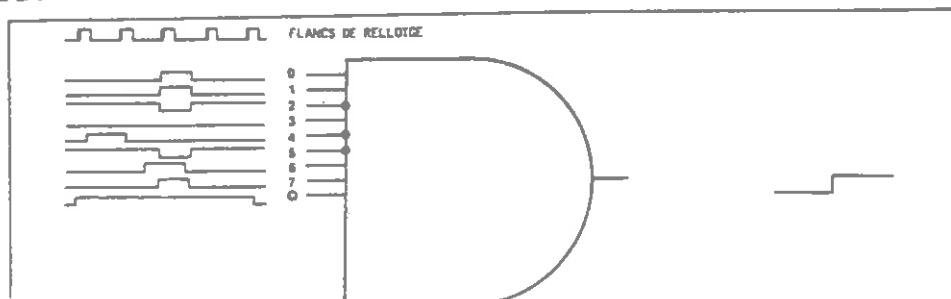
Identificació asíncrona de paraula

Algunes aplicacions necessiten que la disparada es produeixi en moments que no estan sincronitzats amb el rellotge del sistema. En aquests casos no es fa servir cap mena de rellotge.

Qualificador de paraula

Acostuma a ser sovintejat que la identificació de paraules i l'adquisició de dades s'efectuï sobre les mateixes línies del sistema que es vol provar. Tot amb tot, algunes aplicacions necessiten una o dues línies addicionals per a la identificació de paraules sense que calgui adquirir ni presentar en pantalla les dades d'aquestes línies addicionals.

Aquestes línies s'anomenen entrades del qualificador de paraula. Tal i com hom pot veure a la figura 8 la línia extra (Q) eixampla de fet l'amplada de l'identificador de paraula. Les dades d'aquesta línia no s'adquireixen ni es presenten en pantalla.



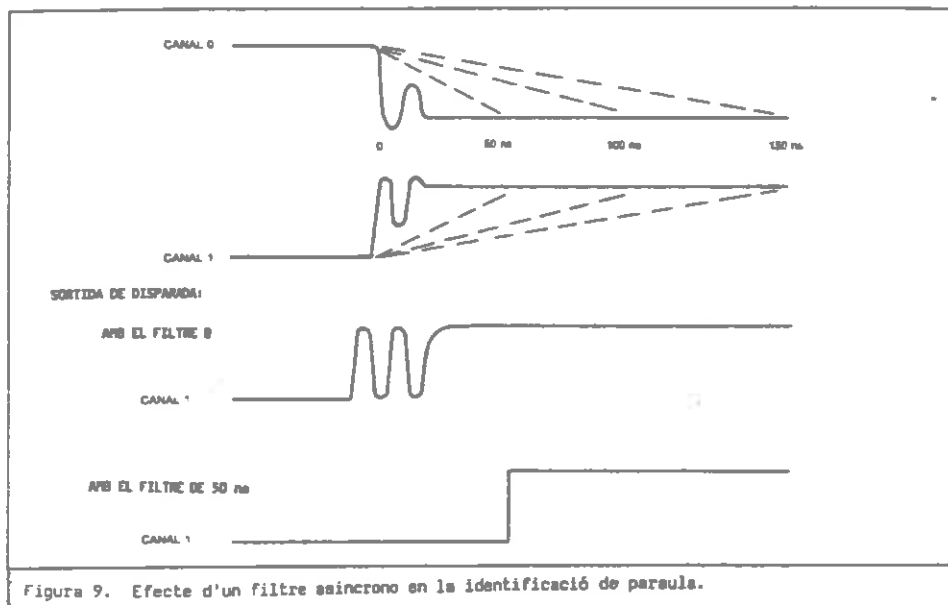
Filtre d'identificació de paraula

Quan el sistema que es vol provar és asíncron, hi pot haver glitxes per bé que el sistema les ignori. Les glitxes solen estar a prop de les transicions de nivell alt a nivell baix o a l'inrevés.

En el procés d'identificació síncrona de paraula, l'analitzador ignora les glitxes existents entre els costats del rellotge, emperò podria passar que aquestes glitxes originessin casualment la configuració de nivells alts i nivells baixos adient, la qual cosa donaria lloc a una identificació incorrecta per un reconeixedor de paraula asíncron.

Es pot evitar aquest error en augmentar els temps de pujada i de baixada de cada línia abans d'aplicar-la a la porta AND, cosa que rebutja les glitxes i anul·la la possibilitat que es puguin esdevenir errors en el procés d'identificació asíncrona de paraula. A la figura 9 podem veure el resultat que s'obté en ampliar els temps de transició a 50 ns..

Atès que el filtre d'identificació de paraula només es necessita en la identificació asíncrona de paraula, a vegades s'anomena "filtre asíncron".



Identificació de Rang

La identificació de rang pot ser força útil per descobrir determinats problemes existents en els programes. Per exemple, suposem que un programa emmagatzemat entre les direccions 0200 i 0300 de la memòria salta a una direcció no compresa en aquest rang sense cap raó aparent.

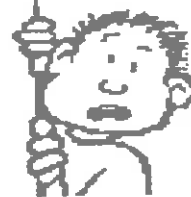
A més a més, hom pot no saber cap a on ha saltat el programa car pot haver saltat a direccions diferents. La característica d'identificació de rang pot generar una disparada en detectar qualsevol direcció (paraula de disparada) no compresa en el rang abans esmentat.

Vegem ara un exemple de la situació inversa. Suposem que tenim en magatzem una subrutina entre les direccions 0200 i 0300 i que s'accedeix a aquesta rutina des de diferents punts (direccions) del programa. Es a dir, en algunes ocasions el programa principal ha de saltar a la direcció 0200, però en d'altres el programa ha de saltar a la direcció 0250 o a la direcció 0270. En aquest cas cal generar una disparada cada vegada que es detecti una direcció compresa entre 0200 i 0300. La característica d'identificació de rang pot generar una disparada que acompleixi els requisits suara esmentats.

Retardament digital

De vegades hom pot voler adquirir un bloc de dades que es produeix molts cicles de rellotge després de la disparada. Per exemple, potser cal adquirir el bloc de dades que es produeix immediatament després del bloc de dades emmagatzemat en la memòria de l'analitzador lògic.

En aquest cas, si la capacitat de la memòria de l'analitzador lògic és de 250 paraules, cal establir un retardament digital que es correspongui als 250 cicles de rellotge posteriors a la paraula de disparada.



La sortida de l'etapa de retardament digital atura el procés d'adquisició de dades. D'aquesta manera es pot adquirir el següent bloc de dades sense necessitat de canviar la paraula de disparada.

Una altra de les aplicacions del retardament digital és la generació d'una disparada, no pas la primera vegada que es detecta la paraula de disparada sinó la tercera, cinquena o enèsima vegada. El retardament digital s'ha d'establir de forma que compti el nombre preseleccionat de paraules de disparada i que, a continuació, generi una disparada per obtenir el procés d'adquisició de dades.

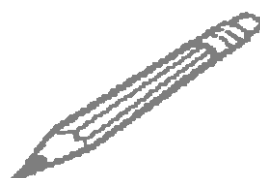
2.3. CIRCUITS DE MEMORIA



La informació aconseguida en els circuits d'entrada, es guarda en una memòria que podem considerar que està formada per un seguit de registres de desplaçament a través dels quals circulen les dades presents en els canals d'entrada, de manera que, per cada nova transició del rellotge, es fa un mostreig del nivell del canal d'entrada. El seu estat lògic es guarda en el primer element del registre. L'estat que prèviament tenia aquest primer element passa al següent element; l'estat que prèviament guardava el segon element passa al tercer element i així successivament.

La memòria formada amb aquests registres de desplaçament té una amplada que és igual a la del nombre de canals d'entrada i una profunditat que canvia d'uns analitzadors a uns altres, tot i dependent de l'analitzador.

Normalment, l'analitzador té mitjans per a poder seleccionar quina part de la informació present en la seva entrada serà guardada en la memòria. N'hi ha prou amb combinar el senyal de mostreig o rellotge amb un altre senyal anomenat qualificador, de manera que només es guarda informació quan ambdues es presenten simultàniament.



Degut a la complexitat i l'extensió de la informació que és present a l'entrada de l'analitzador, és molt important que aquest tingui mitjans per a determinar amb precisió el moment de disparada o el moment d'aparició d'una combinació determinada d'uns o de zeros, així com la detenció del pas de la informació a la memòria en un moment preestablert, de manera que en el si d'aquesta es pugui retenir la informació prèvia o posterior a la condició del tret.

Molts analitzadors tenen també memòries auxiliars en les quals es pot copiar la informació emmagatzemada en la memòria principal per a ser utilitzades després com a memòries de referència o comparació a l'hora de detectar avaries intermitents.

