

la pila de volta

EPOCA 1a ANY 3 NUMERO 10 MARÇ 88

Protocol
n° 308
Física

Analitzadors lògics III

Sig: CC 4

Registre: 60239
CRP del Segrià



ANALITZADORS LOGICS -III-



Generalitat de Catalunya
Departament d'Ensenyament
Direcció General d'Ordenació
i Innovació Educativa

CENTRE DE DOCUMENTACIO
EXPERIMENTACIO DE TECNOLOGI

NOTICIES NOTICIES NOTICIES NOTICIES

LA INFORMACIO QUE S'INCLOU DINS D'AQUEST EXEMPLAR DE "LA PILA DE VOLTA" ES LA CONTINUACIO DE LA PUBLICADA EN EL NUMERO ANTERIOR.

HA ESTAT REALITZADA EN BASE ALS DOCUMENTS SUARA ESMENTATS I CEDITS PER TEKTRONIX:

- * CONCEPTOS DE ANALIZADORES LOGICOS
- * SEMINARIO DE ANALIZADORES LOGICOS

NOVETATS BIBLIOTECA

La biblioteca del CDET reb periodicament les revistes ara esmentades:

- * ACTUALIDAD FINANCIERA
- * ACTUALIDAD LABORAL
- * INFORMATICA TEST
- * MUNDO RECAMBIO
- * BOSCH
- * AUTOMATICA E INSTRUMENTACION
- * NOVAMAQUINA
- * PROYECTO
- * REVISTA DE ROBOTICA
- * DEFORMACION METALICA
- * EUROFACH
- * CIM WORL
- * MUNDO ELECTRONICO
- * MINIWAT
- * QUADERNS TECNICS
- * TECNO 2000
- * ELECTRONIQUE APPLICATIONS
- * RADIO PLANS
- * ELECTRONICA
- * REDISLOGAR



INDEX ANALITZADURS LOGICS III

2. DESCRIPCIU GENERAL (continuació).

2.4. CIRCUITS DE FURMATAT I PRESENTACIU

2.4.1. TIPUS DE PRESENTACIU

DIAGRAMA DE TEMPS

TAULA D'ESTAT

MNEMUTECNICS

GPIB

MAPA

FIRMA



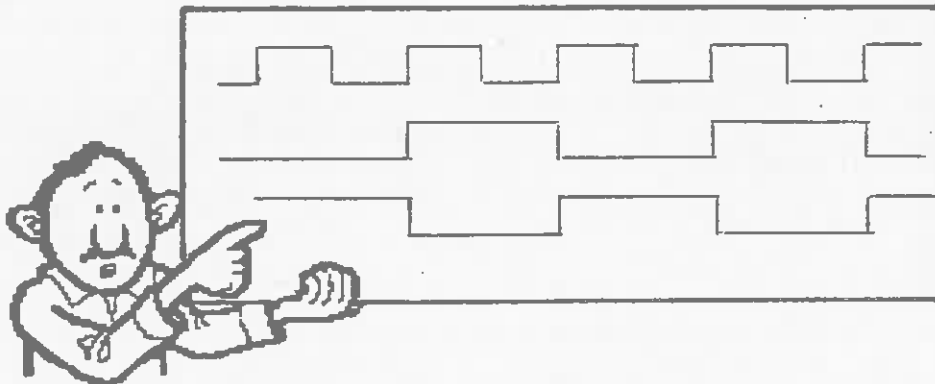
2.4. CIRCUITS DE FORMATAT I PRESENTACIO

L'objectiu final d'un analitzador lògic és presentar l'abundant i complicada informació present en la seva entrada d'una manera compacta i fàcil d'interpretar.

Tradicionalment s'ha seguit tenint en compte la forma de presentació dels primitius analitzadors lògics i és per això que es parla d'analitzadors d'estats i de temps.

Els analitzadors que anomenem d'estats, presenten la informació adquirida en forma de taules que contenen uns, zeros o qualsevol codi emprat per a la representació de la informació binària. Les dades apareixen com una sèrie de paraules digitals adquirides en successives transicions del rellotge i presentades típicament en un sentit vertical.

Els analitzadors anomenats de temps presenten una reconstrucció dels nivells que són presents a l'entrada en la forma tradicional d'impulsos rectangulars a la qual ens té acostumats la pantalla de l'oscil·loscopi.



Normalment la presentació d'estats és associada a les dades adquirides mitjançant un rellotge síncron mentre que la de temps es sol reservar per a les dades adquirides mitjançant un rellotge asíncron, malgrat no haver-hi res que obstaculitzi qualsevol tipus de presentació amb qualsevol tipus de rellotge.

Malgrat que en aquest camp de la presentació és on els fabricants d'instrumentació han demostrat tenir més imaginació, les dues formes de presentació d'estats i de temps es segueixen mantenint junt amb d'altres formes de presentació gràfica més elaborades.

En els analitzadors destinats a l'estudi de sistemes basats en el software emprat pels processadors, hi han aparegut altres sistemes de presentació gràfica de l'activitat del programa en forma d'histograma, etc..

2.4.1. TIPUS DE PRESENTACIO

Un dels avantatges més sobresortints dels analitzadors lògics rau en la capacitat de formatar la presentació de les dades adquirides de manera que s'adapti a les necessitats de l'usuari.

En algunes aplicacions es vol que la presentació sigui en forma de diagrama de temps. En d'altres casos pot ser més plausible una presentació GPIB.

El fet que es pugui triar el tipus de presentació més adequada a les característiques específiques de cada aplicació facilita l'ús dels analitzadors lògics, disminueix el temps necessari per a la interpretació de les dades i redueix el nombre d'errors.

En aquest capítol es descriuen els diferents tipus de presentació de posseïxen els analitzadors lògics en l'actualitat.

DIAGRAMA DE TEMPS

Aquest tipus de presentació és especialment adient per observar seqüències de temps i per mesurar temps de retardament de la propagació. A la figura 10 tenim una presentació d'aquesta mena. Remarquem que les formes d'ona són rectangulars i estan clarament definides. La informació (temps de pujada, temps de baixada, etc.) mai no es guarda en la memòria de l'analitzador lògic.

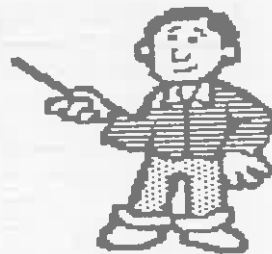
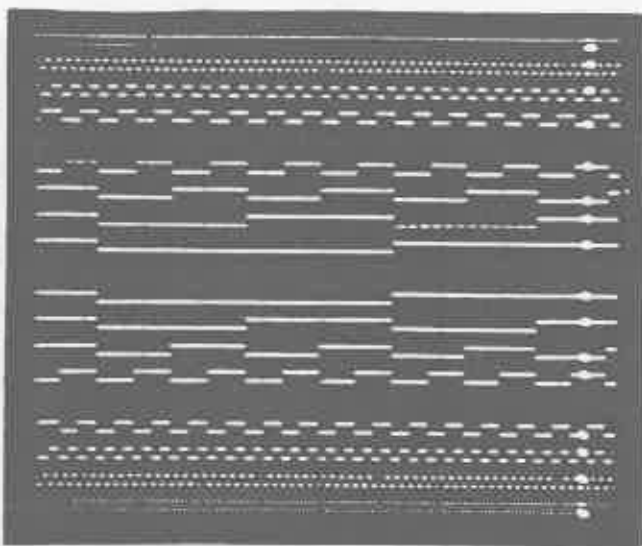


Figura 10. Disparada després de les dades.

Per això, quan es mostregen els diferents punts de la forma d'ona de la memòria, apareixen en la presentació unes línies horitzontals (a nivell alt o a nivell baix). A continuació, el formatejador intern dibuixa unes línies verticals que uneixen els diferents nivells lògics (perquè la presentació de les formes d'ona sigui contínua).

Així com els analitzadors lògics poden adquirir i presentar dades anteriors a la disparada, la posició del punt de disparada pot estar al costat dret de la presentació (vegeu la figura 10), en lloc d'estar al costat esquerre com s'esdevé en els oscil·loscopis. Quan la disparada és a la dreta i les dades són a l'esquerra es diu que es té una disparada posterior o unes dades de predisparada. Si es vol observar la meitat de les dades prèvies a la disparada i la meitat de les dades posteriors a la disparada les dades s'han d'adquirir i presentar en el mode centrat (vegeu la figura 11).

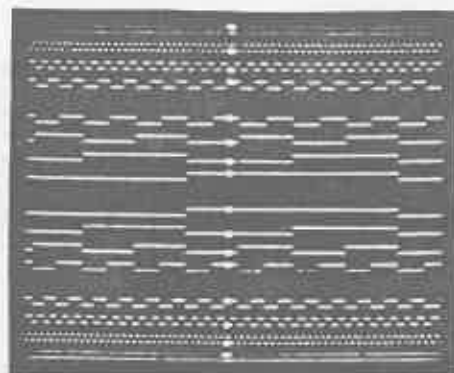


Figura 11. Disparada centrada.

Per observar totes o gairebé totes les dades posteriors a la disparada cal emprar el mode "disparada anterior" o "dades postdisparada" (vegeu la figura 12), és a dir, cal seleccionar, adquirir i presentar les dades que s'esdevenen després de la disparada.

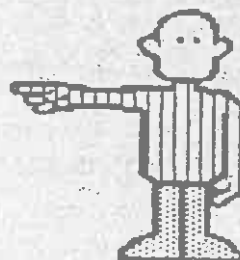
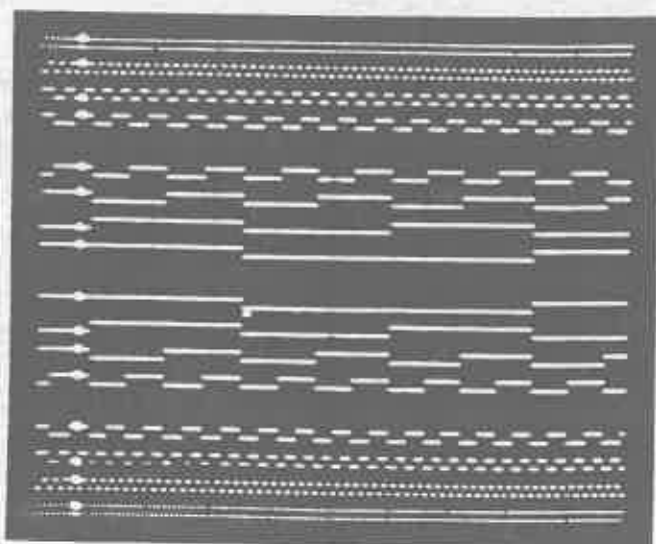


Figura 12. Dades després de la disparada.

TAULA D'ESTAT

A les figures 13, 14 i 15 tenim tres presentacions de taules d'estat. La taula d'estat binària mostra el valor binari de cadascun dels dos canals per una paraula adquirida en paral·lel. La columna de la dreta correspon al canal zero. Les taules d'estat octal i hexadecimal simplement condensen aquesta informació.

```

7D01TRIG -127
0010110110110000
1010110110110001
0110110110110010
1110110110110011
0001110110111000
1001110110111001
0101110110111010
1101110110111011
0011110110111000
1011110110111001
0111110110111010
1111110110111011
0000001111000000
1000001111000001
0100001111000010
1100001111000011
0010001111000010
1100110000110011 TRIG

```

Figura 13. Presentació binària.



```

7D01TRIG -127
026664
126665
066666
166667
016670
116671
056672
156673
076674
136675
076676
176677
001700
101701
041702
141703
021704
146063 TRIG

```

Figura 14. Presentació octal.

```

7D01TRIG -127
2DB4
A0B5
6DB6
12B7
10B8
90B9
5DBA
0BBB
35BC
8BBB
75BE
F0BF
03C0
03C1
43C2
C3C3
23C4
CC33 TRIG

```

Figura 15. Presentació hexadecimal.

2043

La majoria dels analitzadors lògics són capaços de guardar en memòria més paraules de les que poden presentar simultàniament en una taula d'estat.

Per veure la resta de paraules emmagatzamades, els analitzadors lògics posseeixen una funció de desplaçament de la presentació que permet a l'usuari la possibilitat d'observar les diferents taules d'estat.

Hi ha dues maneres de convertir valors binaris en valors octals. Una d'aquestes consisteix en tractar tots els canals com si formessin una sola paraula i realitzar una conversió binàrio-octal de la paraula completa.

L'altra forma consisteix en descomposar els canals en bytes (de 8 bits) i realitzar una conversió binàrio-octal independent de cada byte.

Aquest darrer mètode és el que cal fer servir per a les direccions octals formades per un byte de major ordre i un byte d'ordre menor. Observeu que a les figures 16, 17 i 18 que hom hi obté dos resultats diferents tot depenent del tipus de conversió emprat.

Alguns analitzadors lògics disposen de tots dos mètodes de conversió i és l'operador que en tria un. La descomposició d'una paraula de 16 bits en dos bytes de 8 bits per realitzar la conversió binàrio-octal s'anomena "octal dividit" (split octal).

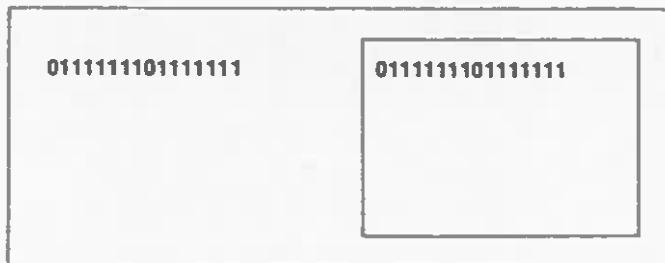


Figura 16. Binari.

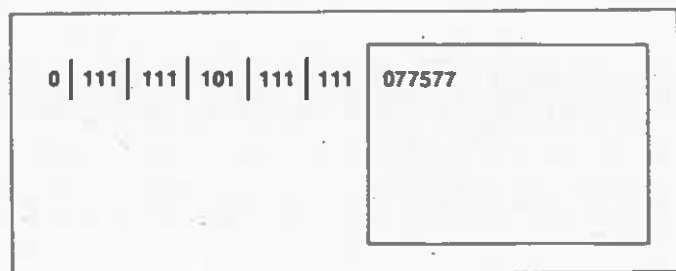


Figura 17. Paraula de 16 Bits, dividida en grups de tres.

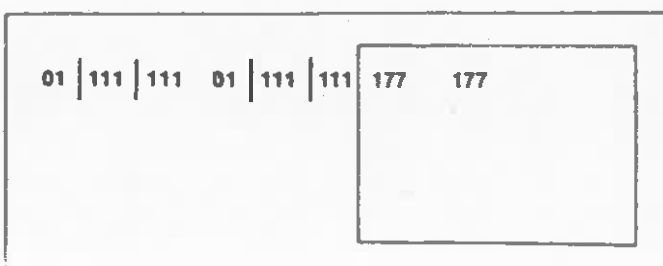


Figura 18. Paraula de 16 Bits, dividida en dos bytes de 8 bits, dividits així mateix en grups de tres.

MNEMOTECNICS

A la figura 19 tenim una presentació típica de mnemotècnics. Aquest tipus de presentació és útil en aquelles aplicacions que operen amb llenguatges ensambladors. Per exemple, l'expressió "JNZ" (Jump if Not Zero) esdevé molt més comprensible que "C2" que és l'equivalent hexadecimal d'aquesta instrucció en un microprocessador 8080/8085.

ADDR	DATA	MNEMONIC	EXTERNAL	BUS
0388	03			00000000 M R
0378	C2	JNZ	M	00000300 M R F
037C	00			00000000 M R
0326	00			00000500 M W
037D	7E	MOV	AM	00000000 M R F
0326	00			00000000 M R
037E	B9	CMP	C	00000000 M R F
037F	C2	JNZ		00000000 M R F
0380	85			00000000 M R
0381	03			00000000 M R
0385	2B	DCX	H	00000000 M R F
0386	C3	JMP		00000000 M R F
0387	78			00000000 M R
0388	03			00000000 M R
0378	36	MVI	M	00000000 M R F
037C	00			00000500 M R

Figura 19. Presentació mnemotècnica d'un microprocessador que es combina amb 8 línies de propòsit general.



Figura 20. Presentació mnemotècnica d'un microprocessador.

A la figura 20 tenim una altra presentació mnemotècnica. Les dades que hi apareixen són les següents: senyals del bus de direccions, en hexadecimal o decimal; senyals del bus de dades, en codi mnemotècnic si les línies de control del microprocessador indiquen que el bus de dades està realitzant la fase de recerca d'una operació de lectura en memòria.

També hi veiem quines són les tasques que està duent a terme el bus de dades. A la figura 21 tenim una altra mena de presentació molt útil: la presentació ASCII. El formatador intern de l'analitzador lògic realitza la conversió al codi ASCII, cosa que estalvia temps a l'usuari i fa minvar el nombre de possibles errors.

7801 TRIG	-46	ASCII
		041
		042
		043
		044
		045
		046
		047
		048
		049
		04A
		04B
		04C
		04D
		04E
		04F
		050
		051
		0F TRIG

Figura 21. Presentació ASCII.

MAPA

La presentació de tipus mapa que hom pot veure a la figura 23 es genera en prendre cadascuna de les paraules emmagatzemades en memòria i en dividir-la en dues parts. Per exemple, un analitzador lògic de 8 bits dividiria les paraules de 8 bits en dues meitats de 4 bits.

Cadascuna d'aquestes meitats es porta en primer lloc a un convertidor digital-analògic i, seguidament, als amplificadors horitzontal i vertical, respectivament; del dispositiu de presentació X-Y. Quan la presentació s'efectua mitjançant l'exploració d'un ràster el procediment és una mica més complicat però el resultat que se n'obté és el mateix.

Quan s'envien a l'amplificador vertical els 4 primers bits de la paraula, el feix TRC es desvia a una de les 16 (2^4) posicions possibles. Els 4 bits restants de la paraula de 8 bits afecten la deflexió horitzontal del feix exactament de la mateixa manera.

El traçat de l'eix Z produeix un punt la posició del qual correspon al valor binari de la paraula emmagatzemada en la memòria de l'analitzador lògic.

Cada cop que es genera un punt aquest pot estar col·locat en una de les 256 posicions possibles (16 posicions possible horitzontals per 16 posicions possible verticals).

Una altra manera de trobar el nombre total de posicions possibles per a cada punt és elevar 2 a la potència 8 (recordem que la paraula inicial tenia 8 bits), amb la qual cosa s'obté el mateix resultat.

De tot això hom pot deduir que una paraula de 4 bits produeix 16 posicions possibles i una paraula de 16 bits produeix 65536 posicions possibles.

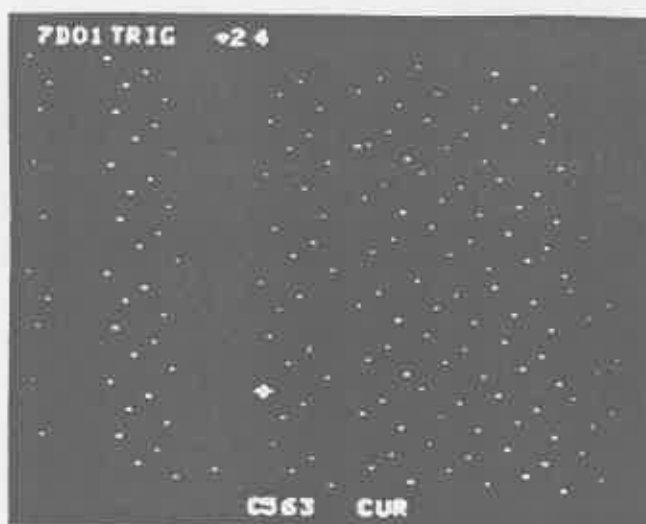


Figura 23. Presentació tipus mapa.

Una aplicació típica d'aquesta mena de presentació és l'observació del flux d'un programa. En aquest cas l'analitzador lògic es connecta al bus de direccions de l'ordinador que es vol provar. Aquestes direccions es guarden en memòria de l'analitzador lògic i seguidament es presenten en pantalla en forma de punts.

La posició de cadascun d'aquests punts correspon a la direcció adquirida per l'analitzador. Si les direccions de les subrutines s'adquireix més d'una vegada, cosa molt probable, els punts corresponents a aquestes direccions apareixen amb més lluentor a la pantalla.

A l'exemple de la figura 23, hi apareix un cursor en pantalla.

El moviment d'aquest cursor correspon a la seqüència de direccions adquirides en el bus de direccions de l'ordinador que es vol provar. La informació d'interès per a l'usuari és el moviment del cursor i la lluentor dels punts.

Una altra de les aplicacions d'aquesta mena de presentacions és la recerca de canvis.

A la pantalla es presenta un model conegut i ben documentat. Aquest model constitueix una mena de firma que es compara amb cadascun dels mapes que s'adquireixen posteriorment.

Una diferència de tan sols un bit en alguna de les paraules adquirides pot produir un gran canvi en el mapa corresponent.



FIRMA

Una altra presentació que produeix un model fàcil de reconèixer és la presentació de la firma. A la figura 24 tenim un exemple d'aquest tipus de presentació.

Cadascun dels quatre dígitos en pot produir un de 16 caràcters possibles, cosa que pot originar 65536 (16 elevat a 4) firmes possibles. Els 16 caràcters corresponen als 16 valors hexadecimals, 0 a F.

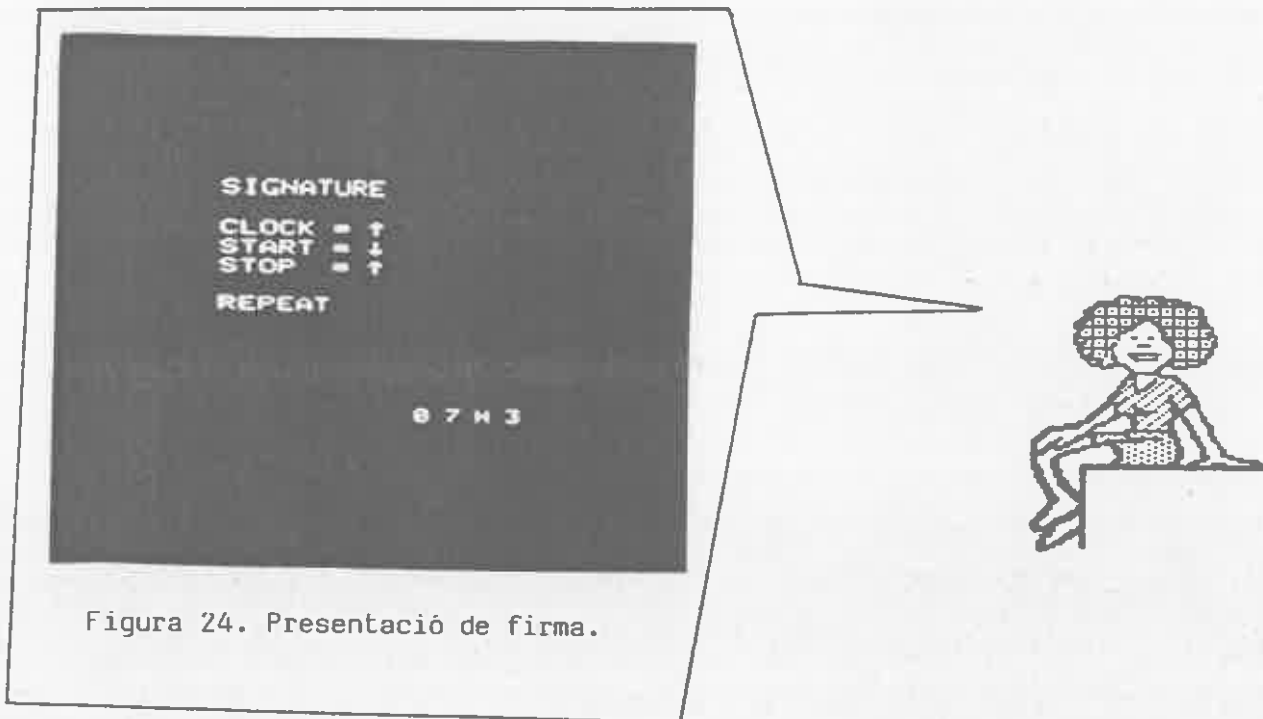


Figura 24. Presentació de firma.

Per tal que els caràcters puguin aparèixer en una presentació de 7 segments, fàcil de reconèixer, els caràcters que en realitat es puguin mostrar en pantalla són: 0, 1, 2, 3, 4, 5, 6, 7, 8, A, C, F, H, P i U. Donat que la tasca de l'usuari és comparar les firmes amb la documentació corresponent, aquest fet no suposa cap mena d'inconvenient.



